

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-011610

(43)Date of publication of application : 16.01.1998

(51)Int.Cl.

G06T 15/40

(21)Application number : 08-158145

(71)Applicant : SONY COMPUTER ENTERTAINMENT:KK

(22)Date of filing : 19.06.1996

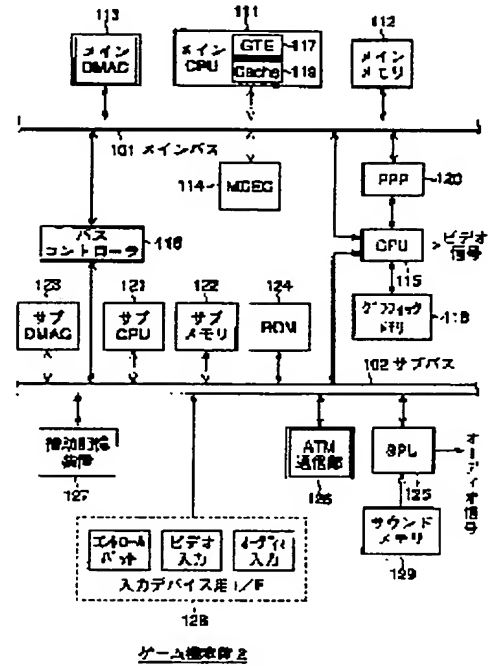
(72)Inventor : BUNNO TEIJI

(54) DEVICE AND METHOD FOR PLOTTING

(57)Abstract:

PROBLEM TO BE SOLVED: To plot an image including an opaque polygon and a semi-transparent polygon at a high speed while using a Z buffer.

SOLUTION: At a main CPU 111, polygons consisting of the image are distinguished into semitransparent and opaque polygons, and the opaque polygon is plotted by a GPU 115 while using the Z buffer. Besides, the semitransparent polygons are rearranged in the order of depth directions by performing Z sort at a PPP 120. Then, when the opaque polygon is completely plotted, the semitransparent polygons are plotted in the order from deep side to front side by the GPU 115 while using the Z buffer.



LEGAL STATUS

[Date of request for examination]

13.06.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3495189

[Date of registration]

21.11.2003

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-11610

(43)公開日 平成10年(1998) 1月16日

(51)Int.Cl.⁶

識別記号

庁内整理番号

F I

技術表示箇所

G 0 6 T 15/40

G 0 6 F 15/72

4 2 0

審査請求 未請求 請求項の数3 O L (全 11 頁)

(21)出願番号 特願平8-158145

(22)出願日 平成8年(1996)6月19日

(71)出願人 395015319

株式会社ソニー・コンピュータエンタテインメント

東京都港区赤坂7-1-1

(72)発明者 豊 禎治

東京都港区赤坂8丁目1番22号 株式会社
ソニー・コンピュータエンタテインメント
内

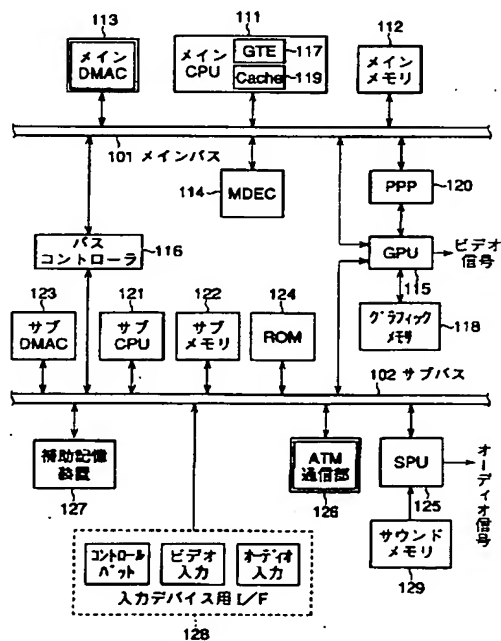
(74)代理人 弁理士 稲本 義雄

(54)【発明の名称】 描画装置および描画方法

(57)【要約】

【課題】 Zバッファを使用して、不透明なポリゴンと半透明なポリゴンを含む画像を高速に描画する。

【解決手段】 メインCPU 111において、画像を構成するポリゴンが、半透明なものと不透明なものに区別され、不透明なポリゴンは、GPU 115において、Zバッファを使用して描画される。また、半透明なポリゴンは、PPP 120において、Zソートが行われることにより、その深さ方向順に並べ替えられる。そして、不透明なポリゴンすべての描画が終了すると、GPU 115において、半透明なポリゴンが、奥方向から手前方向に向かう順番で、Zバッファを使用して描画される。



ゲーム機本体 2

【特許請求の範囲】

【請求項1】 単位図形の組合せにより定義される画像を、Zバッファを使用して描画する描画装置であって、前記単位図形のうち、半透明なものと不透明なものとを区別する区別手段と、

半透明な前記単位図形を、その深さ方向順に並べ替える並べ替え手段と、

不透明な前記単位図形を、前記Zバッファを使用して描画し、その後、前記深さ方向に並べ替えられた半透明な前記単位図形を、前記Zバッファを使用して描画する描画手段とを備えることを特徴とする描画装置。

【請求項2】 前記描画手段は、半透明な前記単位図形を、奥方向から手前方向に向かう順番で描画することを特徴とする請求項1に記載の描画装置。

【請求項3】 単位図形の組合せにより定義される画像を、Zバッファを使用して描画する描画方法であって、前記単位図形のうち、半透明なものと不透明なものとを区別し、

不透明な前記単位図形を、前記Zバッファを使用して描画するとともに、半透明な前記単位図形を、その深さ方向順に並べ替え、

前記深さ方向に並べ替えられた半透明な前記単位図形を、前記Zバッファを使用して描画することを特徴とする描画方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、描画装置および描画方法に関し、特に、例えば、コンピュータを用いた映像機器である3次元グラフィックコンピュータや、特殊効果装置（エフェクタ）、ビデオゲーム機などにおいて、不透明な単位図形と半透明な単位図形とを含む画像を高速に描画することができるようにする描画装置および描画方法に関する。

【0002】

【従来の技術】従来の、例えばビデオゲーム機などにおいては、3次元のオブジェクト（画像）を表示する場合に、そのオブジェクトを複数のポリゴン（単位図形）に分解し、これらのポリゴンそれぞれを描画することで、オブジェクト全体を描画するようになされている。従って、このようにして描画される画像は、ポリゴンの組合せにより定義されているといえることができる。

【0003】

【発明が解決しようとする課題】ところで、ビデオゲーム機などにおける画像の描画には、ゲームの迫力や臨場感を高めるために高速性が要求される。そこで、従来より、描画された画素のうち、最も手前にあるもの（視点に最も近いもの）を記憶するZバッファを設け、このZバッファを使用してポリゴンの描画を行うことが行われている。Zバッファを使用した場合においては、高速な描画が可能な他、オブジェクトどうしの境界が自然に表

現されるようになる。

【0004】しかしながら、あるポリゴンの手前に、半透明のポリゴンがある場合、従来においては、Zバッファを使用して、手前にある半透明なポリゴンを介して、奥にあるポリゴンが透けて見えるような画像を描画することは、半透明処理の順序依存性により困難であった。

【0005】本発明は、このような状況に鑑みてなされたものであり、Zバッファを使用して、不透明な単位図形と半透明な単位図形とを含む画像を高速に描画することができるようにするものである。

【0006】

【課題を解決するための手段】請求項1に記載の描画装置は、単位図形のうち、半透明なものと不透明なものとを区別する区別手段と、半透明な単位図形を、その深さ方向順に並べ替える並べ替え手段と、不透明な単位図形を、Zバッファを使用して描画し、その後、深さ方向に並べ替えられた半透明な単位図形を、Zバッファを使用して描画する描画手段とを備えることを特徴とする。

【0007】請求項3に記載の描画方法は、単位図形のうち、半透明なものと不透明なものとを区別し、不透明な単位図形を、Zバッファを使用して描画するとともに、半透明な単位図形を、その深さ方向順に並べ替え、深さ方向に並べ替えられた半透明な単位図形を、Zバッファを使用して描画することを特徴とする。

【0008】請求項1に記載の描画装置においては、区別手段は、単位図形のうち、半透明なものと不透明なものとを区別し、並べ替え手段は、半透明な単位図形を、その深さ方向順に並べ替えるようになされている。描画手段は、不透明な単位図形を、Zバッファを使用して描画し、その後、深さ方向に並べ替えられた半透明な単位図形を、Zバッファを使用して描画するようになされている。

【0009】請求項3に記載の描画方法においては、単位図形のうち、半透明なものと不透明なものとを区別し、不透明な単位図形を、Zバッファを使用して描画するとともに、半透明な単位図形を、その深さ方向順に並べ替え、深さ方向に並べ替えられた半透明な単位図形を、Zバッファを使用して描画するようになされている。

【0010】

【発明の実施の形態】図1は、本発明を適用したビデオゲーム機の一実施例の構成を示す平面図である。なお、図2に、その正面図（図1において、下方向から見た図）を、図3に、その右側面の側面図（図1において、向かって右方向から見た側面図）を、それぞれ示す。

【0011】ビデオゲーム機は、ゲーム機本体2、このゲーム機本体2と接続される略四角形状をなした接続端子部26を備えた操作装置17、および同じくゲーム機本体2と接続される記録装置38とから構成されている。

【0012】ゲーム機本体2は、略四角形状に形成され、その中央の位置に、ゲームを行うためのプログラムやデータが記録されたゲーム用記録媒体を装着するディスク装着部3が設けられている。なお、本実施例では、ディスク装着部3には、例えば、図4に示すようなCD (Compact Disc) - ROM 51がゲーム用記録媒体として着脱可能になされている。但し、ゲーム用記録媒体は、ディスクに限定されるものではない。

【0013】ディスク装着部3の左側には、ゲームをリセットするときなどに操作されるリセットスイッチ4と、電源のオン/オフをするときに操作される電源スイッチ5とが設けられており、その右側には、ディスク装着部3を開閉するときに操作されるディスク操作スイッチ6が設けられている。さらに、ゲーム機本体2の正面には、操作装置17および記録装置38を1組として接続することのできる接続部7A、7Bが設けられている。なお、本実施例では、2組の操作装置17および記録装置38を接続することができるように、接続部7A、7Bが設けられているが、接続部は、2組以外の組数の操作装置17および記録装置38を接続することができる数だけ設けるようにすることが可能である。

【0014】接続部7A、7Bは、図2および図3に示すように、2段に形成され、上段には記録装置38と接続する記録挿入部8を設け、下段には操作装置17の接続端子部26と接続する接続端子挿入部12を設けた構造となっている。

【0015】記録挿入部8の挿入孔は、横方向に長い長方形形状に形成し、その下側の両端のコーナーを上側の両端のコーナーに比べて丸みを多くして、記録装置38が逆に挿入できない構造となっている。さらに、記録挿入部8には、内部の電氣的接続を得る接続端子(図示せず)を保護するためのシャッタ9が設けられている。

【0016】シャッタ9は、例えば、コイルねじりバネ状に形成されたスプリングなどの弾性体(図示せず)により常時外側に向けて付勢された状態で取り付けられている。従って、シャッタ9は、記録装置38を差し込む時には記録装置38を挿入する先端側で奥側に開けられ、記録装置38を抜いた時には弾性体の付勢力により戻され、自動的に閉じた状態となって、内部の接続端子の防埃の役目をし、さらに外部の衝撃から守る役目をする。

【0017】接続端子挿入部12は、図2および図3に示すように、横方向に長い長方形形状をした挿入孔の下側の両端のコーナーを上側の両端のコーナーに比べて丸みを多くした形状にして操作装置17の接続端子部26が逆に入らない構造であり、且つ記録装置38も入らないように挿入孔の形状を異にした構造となっている。このようにして、記録装置38と操作装置17の挿入孔の大きさ及び形状を異にして互いに入れ間違いのないようにした構造となっている。

【0018】操作装置17は、図1に示すように、両手の掌で挟持して5本の指が自由自在に動いて操作できる構造をしており、左右対象に連設した丸型形状に形成された第1及び第2の操作部18、19、この第1及び第2の操作部18、19から角状に突出形成した第1及び第2の支持部20、21、第1及び第2の操作部18、19の中間位置の括れた部分に設けたセレクトスイッチ22およびスタートスイッチ23、第1及び第2の操作部18、19の前面側に突出形成した第3及び第4の操作部24、25、並びにゲーム機本体2とケーブル27を介して電氣的接続をする接続端子部26とから構成されている。尚、ケーブル27を介さなくともよい構成とすることもできる。

【0019】接続端子部26は、ゲーム機本体2と電氣的接続をするためのケーブル27の先端に取り付けられており、図3に示すように、その左右の両側面には、凹凸状のある形状にして、いわゆるギザギザ模様にした滑り止め加工(例えば、ローレット加工など)が施されている把持部が設けられている。なお、接続端子部26に設けられた把持部は、いわゆる抜き差し部を形成し、その大きさ、即ち、その幅Wと長さLは、例えば、後述する記録装置38の把持部と同一とされている。

【0020】記録装置38は、例えばフラッシュメモリなどの不揮発性メモリを内蔵しており、その両側面には、例えば、接続端子部26における場合と同様に構成される把持部(図3)が設けられ、ゲーム機本体2に対し、容易に着脱することができるようになされている。なお、記録装置38には、例えば、ゲームを一時的に中断する場合に、そのときの状態が記憶されるようになされており、これにより、再起動の際に、そこからデータを読み出すことで、そのデータに対応した状態、即ち、中断時の状態から、ゲームを再開することができるようになされている。

【0021】以上のように構成されるビデオゲーム機によりゲームを行う場合においては、ユーザは、例えば、操作装置17を、ゲーム機本体2に接続し、さらに、必要に応じて、記録装置38も、ゲーム機本体2に接続する。また、ユーザは、ディスク操作スイッチ6を操作することにより、ゲーム用記録媒体としてのCD-ROM 51を、ディスク装着部3にセットし、電源スイッチ5を操作することにより、ゲーム機本体2の電源をオンにする。これにより、ゲーム機本体2においては、ゲームのための画像および音声が再生されるので、ユーザは、操作装置17を操作することによりゲームを行う。

【0022】次に、図5は、図1のゲーム機本体2の電氣的構成例を示している。

【0023】このゲーム機本体2は、各ブロックにおいてデータをやりとりするためのバスとして、メインバス101およびサブバス102の2種類のバスを有しており、このメインバス101とサブバス102とは、バス

コントローラ116を介して接続されている。

【0024】メインバス101には、バスコントローラ116の他、例えばマイクロプロセッサなどからなるメインCPU (Central Processing Unit) 111 (区別手段)、例えばRAM (Random Access Memory) などであるメインメモリ112、メインDMAC (Direct Memory Access Controller) 113、MDEC (MPEG Decoder)、GPU115 (描画手段)、およびPPP (Programmable Preprocessor) 120 (並べ替え手段) が接続されている。

【0025】サブバス102には、バスコントローラ116の他、GPU115、例えばメインCPU111と同様に構成されるサブCPU121、例えばメインメモリ112と同様に構成されるサブメモリ122、サブDMAC123、オペレーティングシステムなどが格納されたROM (Read Only Memory) 124、SPU (Sound Processing Unit) 125、ATM (Asynchronous Transmission Mode) 通信部126、補助記憶装置127、および入力デバイス用I/F (Interface) 128が接続されている。

【0026】なお、ここでは、メインバス101では、高速でデータのやりとりが行われるようになされており、サブバス102では、低速でデータのやりとりが行われるようになされている。即ち、低速でやりとりが可能なデータについては、サブバス102を用いることで、メインバス101の高速性を確保するようになされている。

【0027】バスコントローラ116は、メインバス101とサブバス102とを切り離したり、メインバス101にサブバス102を接続したりするようになされている。メインバス101とサブバス102とが切り離された場合、メインバス101上からは、メインバス101に接続されたデバイスのみしかアクセスできず、また、サブバス102上からも、サブバスに接続されたデバイスのみしかアクセスすることができないが、メインバス101にサブバス102が接続された場合には、メインバス101およびサブバス102のいずれからであっても、いずれのデバイスにもアクセスすることができる。なお、例えば、装置の電源がオンにされた直後などの初期状態においては、バスコントローラ116はオープン状態になっている (メインバス101とサブバス102とが接続された状態となっている)。

【0028】メインCPU111は、メインメモリ112に記憶されたプログラムにしたがって各種の処理を行うようになされている。即ち、メインCPU111は、例えば、装置が起動されると、バスコントローラ116を介して、サブバス102上にある (サブバス102に接続された) ROM124からブートプログラムを読み出して実行する。これにより、メインCPU111は、補助記憶装置127からアプリケーションプログラム

(ここでは、ゲームのプログラム) および必要なデータを、メインメモリ112やサブメモリ112にロードさせる。そして、メインCPU111は、このようにしてメインメモリ112にロードさせたプログラムを実行する。

【0029】メインCPU111は、GTE (Geometry Transfer Engine) 117を内蔵しており、このGTE117は、例えば複数の演算を並列に実行する並列演算機構を備え、メインCPU111からの要求に応じて、座標変換や、光源計算、行列演算、ベクトル演算などのジオメトリ処理を高速に行うようになされている。このように、GTE117は、メインCPU111からの要求にしたがった処理 (ジオメトリ処理) を行うことにより、表示すべき画像を構成するポリゴン (本明細書中では、3点以上の頂点を有する多角形の他、直線 (線分) や点も含まれるものとする) のデータ (以下、適宜、ポリゴンデータという) を生成し、メインCPU111に供給する。メインCPU111は、GTE117からポリゴンデータを受信すると、そのポリゴンデータを、不透明なものと半透明なものに区別し、各ポリゴンデータをパケット化する。そして、不透明なポリゴン (以下、適宜、不透明ポリゴンという) についてのパケットをメインバス101を介して、GPU115に転送するとともに、半透明なポリゴン (以下、適宜、ブレンディングポリゴンという) についてのパケットを、メインバス101を介してPPP120に転送する。

【0030】なお、メインCPU111は、キャッシュメモリ (Cache) 119を内蔵しており、メインメモリ112にアクセスする代わりに、このキャッシュメモリ119にアクセスすることで、処理の高速化を図るようになされている。

【0031】メインメモリ112は、上述したように、プログラムなどを記憶する他、後述する順序テーブルを記憶するようにもなされている。メインDMAC113は、メインバス101上のデバイスを対象に、DMA転送の制御を行うようになされている。但し、バスコントローラ116がオープン状態にあるときは、メインDMAC113は、サブバス102上のデバイスをも対象として制御を行うようになされている。MDEC114は、メインCPU111と並列に動作可能なI/Oデバイスで、画像伸張エンジンとして機能するようになされている。即ち、MDEC114は、MPEG (Moving Picture Experts Group) 符号化されて圧縮された画像データを復号化するようになされている。

【0032】GPU115は、レンダリングプロセッサとして機能するようになされている。即ち、GPU115は、メインCPU111またはPPP120から送信されてくるパケットを受信し、そのパケットにポリゴンデータとして配置されている、例えば、ポリゴンの頂点の色データと奥行き (視点からの深さ) を示すZ値に基

づいて、ポリゴンに対応する画像データを、グラフィックメモリ118に書き込む（描画する）レンダリング処理を行うようになされている。さらに、GPU115は、グラフィックメモリ118に書き込んだ画像データを読み出し、ビデオ信号として出力するようになされている。なお、GPU115は、必要に応じて、メインDMAC113、あるいはサブバス102上のデバイスからもパケットを受信し、そのパケットに配置されているポリゴンデータにしたがってレンダリング処理を行うようになされている。

【0033】グラフィックメモリ118は、例えば、DRAMなどで構成され、図6に示すように、フレームメモリ131およびZバッファ132を有している。フレームメモリ131は、画面に表示する画像データを記憶するようになされており、Zバッファ132は、画面に表示する画像の中の最も手前にあるピクセルの画像データを記憶するようになされている。GPU115は、このフレームメモリ131およびZバッファ132を用いてレンダリング処理を行うようになされている。即ち、GPU115は、Zバッファ132に、画像を定義するピクセルのうち最も手前にあるものの画像データを記憶させ、そのZバッファ132に記憶させた画像データを使用して、フレームメモリ131に、表示すべき画像を描画するようになされている。

【0034】なお、グラフィックメモリ118には、図6において点線で示すように、フレームメモリ131に加えて、もう一つフレームメモリ131Aを設けるようにすることが可能である。この場合、フレームメモリ131または131Aのうちの一方に書き込みが行われているときに、他方から読み出しを行うようにすることができ、これにより、処理の高速化を図ることができる。

【0035】図5に戻り、PPP120は、メインCPU111またはメインDMAC113から送信されてくるパケットを受信し、そのパケットに対応するブレンディングポリゴンをZソートすることで、その深さ方向順に並べ替えるようになされている。即ち、PPP120は、ブレンディングポリゴンを、深さ順（視点から、例えば近い順）に並べた順序テーブルを作成し、メインメモリ112に記憶させるようになされている。また、PPP120は、順序テーブルを作成すると、ブレンディングポリゴンに対応するパケットを、GPU120に出力するようになされている。

【0036】サブCPU121は、サブメモリ122に記憶されたプログラムを読み出して実行することにより、各種の処理を行うようになされている。サブメモリ122には、メインメモリ112と同様に、プログラムや必要なデータが記憶されるようになされている。サブDMAC123は、サブバス102上のデバイスを対象として、DMA転送の制御を行うようになされている。なお、サブDMAC123は、バスコントローラ116

がクローズ状態にあるとき（メインバス101とサブバス102とが切り離されている状態にあるとき）のみ、バス権を獲得するようになされている。ROM124は、上述したようにブートプログラムや、オペレーティングシステムなどを記憶している。なお、ROM124には、メインCPU111およびサブCPU121の両方のプログラムが記憶されている。また、ROM124は、ここでは、アクセス速度の遅いものが用いられており、そのため、サブバス102上に設けられている。

【0037】SPU125は、サブCPU121またはサブDMAC123から送信されてくるパケットを受信し、そのパケットに配置されているサウンドコマンドにしたがって、サウンドメモリ129から音声データを読み出すようになされている。そして、SPU125は、読み出した音声データを、図示せぬスピーカに供給して出力させるようになされている。ATM通信部126は、例えば、図示せぬ公衆回線を介して行われる通信の制御（ATM通信の制御）を行うようになされている。これにより、ビデオゲーム機のユーザは、他のビデオゲーム機のユーザと直接、あるいは所定のセンタ局を介してデータのやりとりをすることで対戦することができるようになされている。

【0038】補助記憶装置127は、例えば、ディスクドライブなどで、CD-ROM51（図1、図4）に記録されている情報（プログラム、データ）を再生するようになされている。また、補助記憶装置127は、記録装置38（図1）に対する情報の記録や読み出しも行うようになされている。入力デバイス用I/F128は、コントロールパッドとしての操作装置17（図1）の操作に対応する信号や、他の装置によって再生された画像や音声などの外部入力を受け付けるためのインターフェイスで、外部からの入力に応じた信号を、サブバス102上に出力するようになされている。サウンドメモリ129は、音声データを記憶している。

【0039】以上のように構成されるゲーム機本体2においては、装置の電源がオンにされると、メインCPU111において、ブートプログラムがROM124から読み出されて実行されることにより、補助記憶装置127にセットされたCD-ROM51からプログラムおよびデータが読み出され、メインメモリ112およびサブメモリ122に展開される。そして、メインCPU111またはサブCPU121それぞれにおいて、メインメモリ112またはサブメモリ122に展開されたプログラムが実行されることにより、ゲームの画像、音声が再生される。

【0040】即ち、例えば、メインCPU111において、メインメモリ112に記憶されたデータにしたがって、所定の3次元画像を構成するポリゴンを描画するためのポリゴンデータが生成される。このポリゴンデータは、パケット化され、不透明ポリゴンに対応するパケッ

トはGPU115に、ブレンディングポリゴンに対応するパケットはPPP120に、それぞれ、メインバス101を介して供給される。

【0041】PPP120は、メインCPU111から、1つの画像を構成するポリゴンのうちのブレンディングポリゴンに対応するパケットを受信すると、Zソートを行うことで、そのブレンディングポリゴンに関する情報を、メインメモリ112に記憶された順序テーブルに登録し、その登録が終了すると、パケットを、GPU115に出力する。

【0042】GPU115は、メインCPU111またはPPP120それぞれからパケットを受信すると、まず、メインCPU111から受信したパケットに配置されたポリゴンデータにしたがい、Zバッファ132を使用して、フレームメモリ131に対し、不透明ポリゴンの描画を行う。そして、GPU115は、不透明ポリゴ

$$C = (1 - \alpha) F + \alpha B$$

但し、 α は、0乃至1の範囲の値をとるブレンディングレートと呼ばれるもので、これにより、ポリゴンBが、ブレンディングポリゴンFを介して透けて見える度合いが決定される。即ち、 α が0に近いほど、ポリゴンBは見えにくくなり、 α が1に近いほど、ポリゴンBははっきり見えるようになる。

【0045】フレームメモリ131に対する描画結果は、GPU115において適宜読み出され、ビデオ信号として出力される。これにより、ゲームの画面(画像)が表示される。

【0046】一方、サブCPU121では、サブメモリ122に記憶されたデータにしたがって、音声の生成を指示するサウンドコマンドが生成される。このサウンドコマンドは、パケット化され、サブバス102を介して、SPU125に供給される。SPU125は、サブCPU121からのサウンドコマンドにしたがって、サウンドメモリ129から音声データを読み出して出力する。これにより、ゲームのBGM(Background Music)その他の音声出力される。

【0047】次に、図7のフローチャートを参照して、図5のゲーム機本体2におけるポリゴンの描画処理について、さらに説明する。なお、図7に示す処理は、ポリゴンの組合せにより定義される3次元画像(オブジェクト)の単位で行われる。

【0048】まず最初に、ステップS1において、メインCPU111は、描画する3次元画像を構成するポリゴンの総数を、変数Nにセットするとともに、そのポリゴンの中のブレンディングポリゴンの数をカウントするための変数Mを0に初期化する。そして、メインCPU111は、ステップS2において、変数Nが0に等しいかどうかを判定する。ステップS2において、変数Nが0に等しくない判定された場合、即ち、処理すべきポリゴンがある場合、ステップS3に進み、メインCPU

ンの描画がすべて終了すると、PPP120から受信したパケットに配置されたポリゴンデータにしたがい、Zバッファ132を使用して、フレームメモリ131に対し、ブレンディングポリゴンの描画を行う。なお、このとき、GPU115は、メインメモリ112に記憶された順序テーブルを参照することで、ブレンディングポリゴンを、奥方向から手前方向に向かう順番で描画する。

【0043】ここで、ある背景としてのポリゴンBを重ねて、ブレンディングポリゴンFが前景として表示される場合(ポリゴンBの手前にブレンディングポリゴンFがある場合)、GPU115では、例えば、次のようなブレンディング(α ブレンディング)処理が行われる。即ち、GPU115は、次式にしたがって、ブレンディングデータCを算出し、これを、フレームメモリ131に書き込む。

【0044】

$$\dots (1)$$

111は、そのポリゴンがブレンディングポリゴンであるかどうかを判定する。ステップS3において、処理すべきポリゴンがブレンディングポリゴンでないと判定された場合、即ち、不透明ポリゴンである場合、メインCPU111は、その不透明ポリゴンのポリゴンデータをパケットにして、GPU115に転送する。この場合、GPU115では、そのパケットが受信され、ステップS4において、受信したパケットに配置されたポリゴンデータにしたがい、Zバッファ132を使用して、不透明ポリゴンの描画が行われる。その後、ステップS5に進み、変数Nが1だけデクリメントされ、ステップS2に戻る。

【0049】一方、ステップS3において、処理すべきポリゴンがブレンディングポリゴンであると判定された場合、ステップS6に進み、変数Mが1だけインクリメントされる。そして、メインCPU111は、そのブレンディングポリゴンのポリゴンデータをパケットにして、PPP120に転送する。PPP120は、ブレンディングポリゴンのパケットを受信すると、そのブレンディングポリゴンに関する情報を、メインメモリ112に記憶された順序テーブルに書き込むことで、Zソートを行う。即ち、順序テーブルにおいては、例えば、図8に示すように、その左欄にブレンディングポリゴンの深さ(視点からの距離)がとられており、PPP120は、ブレンディングポリゴンの深さがdである場合、左欄がdとなっている行の右欄に、そのブレンディングポリゴンを特定するための情報P_dを書き込む(登録する)。その後、PPP120からGPU115に対して、順序テーブルに登録されたブレンディングポリゴンのパケットが転送され、ステップS5を介して、ステップS2に戻り、以下、ステップS2において、変数Nが0に等しいと判定されるまで、ステップS2乃至S7の処理を繰り返す。

【0050】そして、ステップS2において、変数Nが0に等しいと判定された場合、即ち、ある3次元画像を構成するポリゴンすべてを、Zバッファ132を使用して描画するか、または順序テーブルに登録した場合、ステップS8に進み、変数Mが0に等しいかどうか判定される。ステップS8において、変数Mが0に等しくないと判定された場合、即ち、順序テーブルに登録されているブレンディングポリゴンが存在する場合、ステップS9に進み、GPU115は、順序テーブルを参照することで、最も奥（最奥）にあるブレンディングポリゴン10を認識し、それを、Zバッファ132を使って描画する。そして、GPU115は、ブレンディングポリゴンに描画を終了すると、ステップS10において、その描画の終了したブレンディングポリゴンに対応する情報を、順序テーブルから削除し、ステップS11に進む。ステップS11では、変数Mが1だけデクリメントされ、ステップS8に戻り、以下、ステップS8において、変数Mが0に等しいと判定されるまで、ステップS8乃至S11の処理を繰り返す。

【0051】そして、ステップS8において、変数Mが0に等しいと判定された場合、即ち、順序テーブルに登録されたブレンディングポリゴンの描画をすべて終了した場合、処理を終了する。

【0052】以上の処理によれば、次のような画像が得られる。即ち、説明を簡単にするため、例えば、図9に示すように、奥から手前方向に、a乃至dの1ドットのポリゴンが完全に重なって1つの画像（オブジェクト）を構成しており、ポリゴンaおよびdがブレンディングポリゴンで、ポリゴンcおよびbが不透明ポリゴンであるとする。この場合、不透明ポリゴンcは、最も手前30にあるブレンディングポリゴンdを介して透けて見えるが、不透明ポリゴンcより奥側に不透明ポリゴンbおよびブレンディングポリゴンaは見えないから、最終的には、不透明ポリゴンcとブレンディングポリゴンdとがブレンディングされた画像（不透明ポリゴンcが、ブレンディングポリゴンdを介して透けて見える画像）が得られる。

【0053】即ち、例えば、ポリゴンが、c、b、d、aの順番で出現するとした場合、まず最初のポリゴンとして不透明ポリゴンcが出現すると、この不透明ポリゴンcは、最も手前のポリゴンとして、Zバッファ132に描画され、このZバッファ132を使用して、フレームメモリ131に、不透明ポリゴンcが描画される（ステップS4）。そして、2番目のポリゴンとして不透明ポリゴンbが出現すると、この不透明ポリゴンbは、Zバッファ132に描画されている不透明ポリゴンcよりも奥側に位置するものであるから、Zバッファ132には描画されない。従って、この場合、Zバッファ132を使用して描画が行われても、フレームメモリ131には、不透明ポリゴンbは描画されず、不透明ポリ

ゴンcが描画されることになる（ステップS4）。

【0054】その後、3番目のポリゴンであるdが出現すると、これはブレンディングポリゴンであるから、順序テーブルに登録される（ステップS7）。同様に、4番目のポリゴンであるaもブレンディングポリゴンであるから、順序テーブルに登録される（ステップS7）。

【0055】以上のようにして、すべての不透明ポリゴン（ここでは、bおよびc）の描画が終了するとともに、すべてのブレンディングポリゴン（ここでは、aおよびd）の順序テーブルへの登録が終了すると、その順序テーブルに登録されたブレンディングポリゴンが、奥方向から手前方向に向かう順番で描画される（ステップS8乃至S11）。即ち、図9の実施例では、ブレンディングポリゴンaが奥側、ブレンディングポリゴンdが手前側にあるので、ブレンディングポリゴンa、dの順番で描画が行われる。

【0056】この場合、ブレンディングポリゴンaは、Zバッファ132に描画されている不透明ポリゴンcよりも奥側に位置するものであるから、Zバッファ132には描画されない。従って、この場合、Zバッファ132を使用して描画が行われても、フレームメモリ131には、ブレンディングポリゴンaは描画されず、不透明ポリゴンcが描画されることになる（ステップS9）。

【0057】また、ブレンディングポリゴンdは、Zバッファ132に描画されている不透明ポリゴンcよりも手前側に位置するものであるから、Zバッファ132に描画される。従って、この場合、Zバッファ132を使用して描画が行われることにより、フレームメモリ131には、ブレンディングポリゴンdが描画されることになる（ステップS9）。

【0058】そして、この場合、ポリゴンdは、ブレンディングポリゴンであるから、フレームメモリ131の記憶内容とブレンディング処理される。即ち、ブレンディングポリゴンdを前景Fとし、フレームメモリ131に記憶されているポリゴンcを背景Bとして、上述の式（1）にしたがって、ブレンディングデータCが算出され、これが、フレームメモリ131に描画される。

【0059】従って、最終的には、不透明ポリゴンcとブレンディングポリゴンdとがブレンディングされた画像が得られることになる。

【0060】なお、式（1）による、ブレンディングポリゴンdとのブレンディングに用いられるブレンディングレートαは、例えば、ブレンディングポリゴンdのバケットの中に入れられるようになされている。

【0061】次に、図9に示したような位置関係にあるポリゴンa乃至dが、例えば、b、d、a、cの順番で出現したとする。この場合、まず最初のポリゴンとして不透明ポリゴンbが出現すると、この不透明ポリゴンbは、最も手前のポリゴンとして、Zバッファ132に描画され、このZバッファ132を使用して、フレームメ

メモリ131に、不透明ポリゴンbが描画される(ステップS4)。そして、2番目のポリゴンであるdが出現すると、これはブレンディングポリゴンであるから、順序テーブルに登録される(ステップS7)。同様に、3番目のポリゴンであるaもブレンディングポリゴンであるから、順序テーブルに登録される(ステップS7)。

【0062】そして、4番目のポリゴンとして不透明ポリゴンcが出現すると、この不透明ポリゴンcは、Zバッファ132に描画されている不透明ポリゴンbよりも手前側に位置するものであるから、Zバッファ132に描画される。従って、この場合、Zバッファ132を使用して描画が行われることにより、フレームメモリ131には、不透明ポリゴンcが描画されることになる(ステップS4)。

【0063】以上のようにして、すべての不透明ポリゴン(bおよびc)の描画が終了するとともに、すべてのブレンディングポリゴン(aおよびd)の順序テーブルへの登録が終了すると、その順序テーブルに登録されたブレンディングポリゴンが、奥方向から手前方向に向かう順番で描画される(ステップS8乃至S11)。即ち、この場合、上述したように、ブレンディングポリゴンaは、Zバッファ132に描画されている不透明ポリゴンcよりも奥側に位置するものであるから、Zバッファ132には描画されない。従って、この場合、Zバッファ132を使用して描画が行われても、フレームメモリ131には、ブレンディングポリゴンaは描画されず、不透明ポリゴンcが描画されることになる(ステップS9)。

【0064】また、ブレンディングポリゴンdは、Zバッファ132に描画されている不透明ポリゴンcよりも手前側に位置するものであるから、Zバッファ132に描画される。従って、この場合、Zバッファ132を使用して描画が行われることにより、フレームメモリ131には、ブレンディングポリゴンdが描画されることになる(ステップS9)。そして、この場合、ブレンディングポリゴンdは、上述の場合と同様に、フレームメモリ131の記憶内容、即ち、不透明ポリゴンcとブレンディング処理される。従って、最終的には、やはり、不透明ポリゴンcとブレンディングポリゴンdとがブレンディングされた画像が得られることになる。

【0065】次に、図9で説明したようなブレンディングポリゴンaおよびd、並びに不透明ポリゴンcおよびdが、例えば、図10に示すように、手前から奥方向に、d、a、c、bの順番で並んでいるとする。この場合、手前から2番目のブレンディングポリゴンaは、最も手前にあるブレンディングポリゴンdを介して透けて見え、さらに、手前から3番目の不透明ポリゴンcは、その前にある2つのブレンディングポリゴンdおよびaを介して透けて見えるが、不透明ポリゴンcより奥側に不透明ポリゴンbは見えないから、最終的には、不透明

ポリゴンc、ブレンディングポリゴンa、およびdがブレンディングされた画像(不透明ポリゴンcが、ブレンディングポリゴンdおよびaを介して透けて見える画像)が得られる。

【0066】即ち、例えば、ポリゴンが、c、b、d、aの順番で出現するとした場合、まず最初のポリゴンとして不透明ポリゴンcが出現すると、この不透明ポリゴンcは、最も手前のポリゴンとして、Zバッファ132に描画され、このZバッファ132を使用して、フレームメモリ131に、不透明ポリゴンcが描画される(ステップS4)。そして、2番目のポリゴンとして不透明ポリゴンbが出現すると、この不透明ポリゴンbは、Zバッファ132に描画されている不透明ポリゴンcよりも奥側に位置するものであるから、Zバッファ132には描画されない。従って、この場合、Zバッファ132を使用して描画が行われても、フレームメモリ131には、不透明ポリゴンbは描画されず、不透明ポリゴンcが描画されることになる(ステップS4)。

【0067】その後、3番目のポリゴンであるdが出現すると、これはブレンディングポリゴンであるから、順序テーブルに登録される(ステップS7)。同様に、4番目のポリゴンであるaもブレンディングポリゴンであるから、順序テーブルに登録される(ステップS7)。

【0068】以上のようにして、すべての不透明ポリゴン(bおよびc)の描画が終了するとともに、すべてのブレンディングポリゴン(aおよびd)の順序テーブルへの登録が終了すると、その順序テーブルに登録されたブレンディングポリゴンが、奥方向から手前方向に向かう順番で描画される(ステップS8乃至S11)。即ち、図10の実施例では、ブレンディングポリゴンaが奥側、ブレンディングポリゴンdが手前側にあるので、ブレンディングポリゴンa、dの順番で描画が行われる。

【0069】この場合、ブレンディングポリゴンaは、Zバッファ132に描画されている不透明ポリゴンcよりも手前側に位置するものであるから、Zバッファ132に描画される。従って、この場合、Zバッファ132を使用して描画が行われることにより、フレームメモリ131には、ブレンディングポリゴンaが描画されることになる(ステップS9)。なお、ポリゴンaは、ブレンディングポリゴンであるから、フレームメモリ131の記憶内容、即ち、不透明ポリゴンcとブレンディング処理され、これにより、次式で示されるブレンディングデータ C_{ac} が、フレームメモリ131に描画される。

$$【0070】C_{ac} = (1 - \alpha_a) a + \alpha_a c$$

但し、 α_a は、ブレンディングポリゴンaとのブレンディングに用いられるブレンディングレートを表す。

【0071】そして、ブレンディングポリゴンdは、Zバッファ132に描画されているブレンディングポリゴンaよりも手前側に位置するものであるから、Zバッファ

ア132に描画される。従って、この場合、Zバッファ132を使用して描画が行われることにより、フレームメモリ131には、ブレンディングポリゴンdが描画されることになる(ステップS9)。なお、ポリゴンdは、ブレンディングポリゴンであるから、フレームメモリ131の記憶内容、即ち、上述のブレンディングデータC_{a-c}とブレンディング処理され、これにより、次式で示されるブレンディングデータC_{a-c-d}が、フレームメモリ131に描画される。

【0072】 $C_{a-c-d} = (1 - \alpha_d) d + \alpha_d C_{a-c}$
但し、 α_d は、ブレンディングポリゴンdとのブレンディングに用いられるブレンディングレートを表す。

【0073】従って、上述したように、最終的には、不透明ポリゴンc、ブレンディングポリゴンa、およびdがブレンディングされた画像(正確には、不透明ポリゴンcとブレンディングポリゴンaとのブレンディング処理結果に、ブレンディングポリゴンdをブレンディングしたもの)が得られることになる。

【0074】以上のように、ポリゴンを、ブレンディングポリゴンと不透明ポリゴンとに区別し、不透明ポリゴンを、Zバッファ132を使用して描画するとともに、ブレンディングポリゴンをZソートすることにより、その深さ方向順に並べ替えて順序テーブルに登録し、不透明ポリゴンの描画を終了した後、ブレンディングポリゴンを、順序テーブルを参照して、奥方向から手前方向に向かう順番で描画するようにしたので、Zバッファ132の順序依存性に拘らず、不透明ポリゴンおよびブレンディングポリゴンを含む画像を、その位置関係に対応してブレンディングしながら、高速に描画することが可能となる。

【0075】以上、本発明を、ビデオゲーム機に適用した場合について説明したが、本発明は、その他、画像に特殊効果を与えるエフェクタや、CADなどのコンピュータグラフィックス処理を行う装置その他に適用可能である。

【0076】なお、本実施例においては、ポリゴンがブレンディングポリゴンであるか、または不透明ポリゴンであるかの区別を、メインCPU111に行わせるよう

にしたが、この処理は、ポリゴンのパケットをすべて、メインCPU111からPPP120に転送し、PPP120において行わせるようにすることも可能である。

【0077】また、Zソートについては、例えば、特開平7-114654号公報などに開示されている手法を用いることが可能である。

【0078】

【発明の効果】請求項1に記載の描画装置および請求項3に記載の描画方法によれば、単位図形が、半透明なものとは不透明なものとは区別され、不透明な単位図形は、Zバッファを使用して描画される。また、半透明な単位図形は、その深さ方向順に並べ替えられ、Zバッファを使用して描画される。従って、Zバッファを使用して、不透明な単位図形と半透明な単位図形とを含む画像を高速に描画することが可能となる。

【図面の簡単な説明】

【図1】本発明を適用したビデオゲーム機の一実施例の構成を示す平面図である。

【図2】図1のビデオゲーム機の正面図である。

【図3】図1のビデオゲーム機の側面図である。

【図4】CD-ROM51を示す平面図である。

【図5】図1のゲーム機本体2の電気的構成例を示すブロック図である。

【図6】図5のグラフィックメモリ118の詳細構成例を示すブロック図である。

【図7】図5のゲーム機本体2におけるポリゴンの描画処理を説明するためのフローチャートである。

【図8】順序テーブルを説明するための図である。

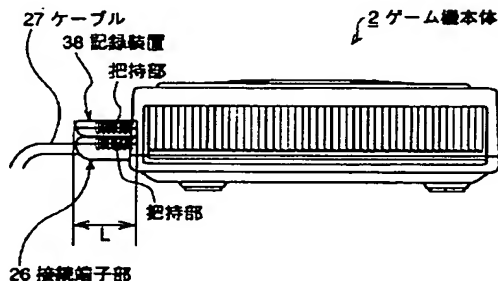
【図9】図5のゲーム機本体2におけるポリゴンの描画処理を説明するための図である。

【図10】図5のゲーム機本体2におけるポリゴンの描画処理を説明するための図である。

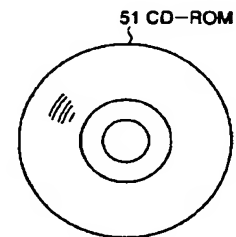
【符号の説明】

111 メインCPU(区別手段)、 112 メインメモリ、 115 GPU(描画手段)、 117 GTE、 118 グラフィックメモリ、 120 PPP(並べ替え手段)

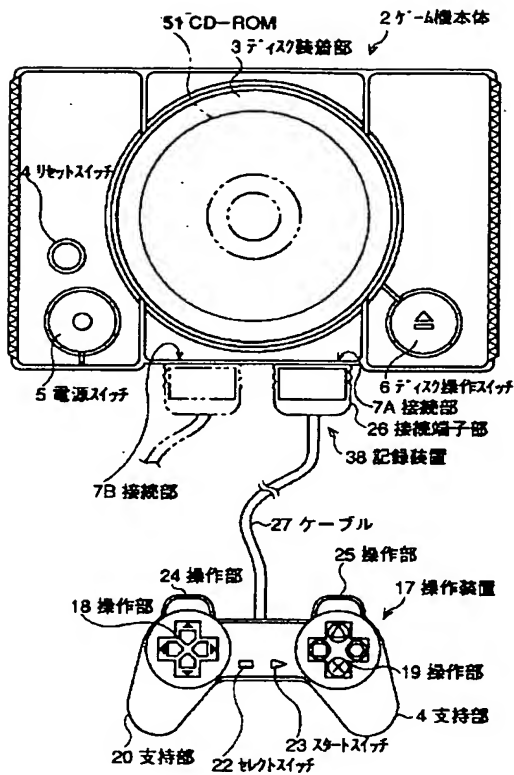
【図3】



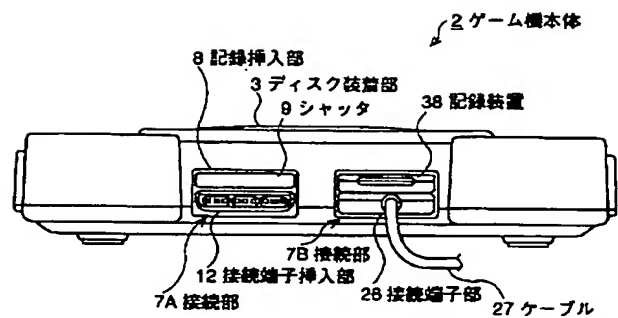
【図4】



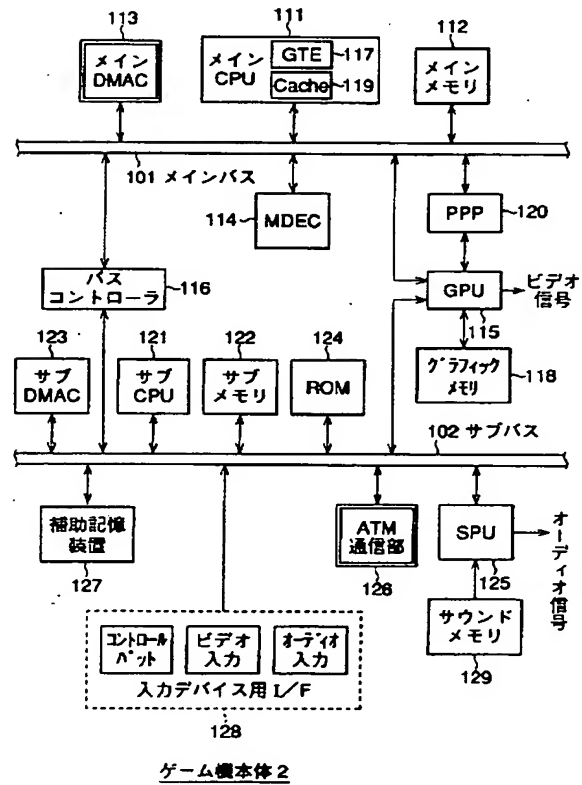
【図1】



【図2】



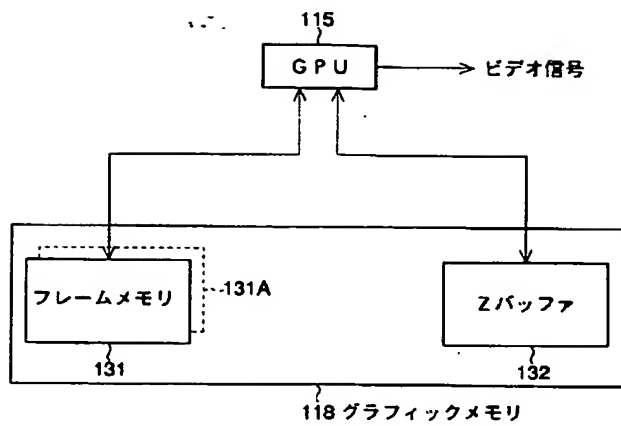
【図5】



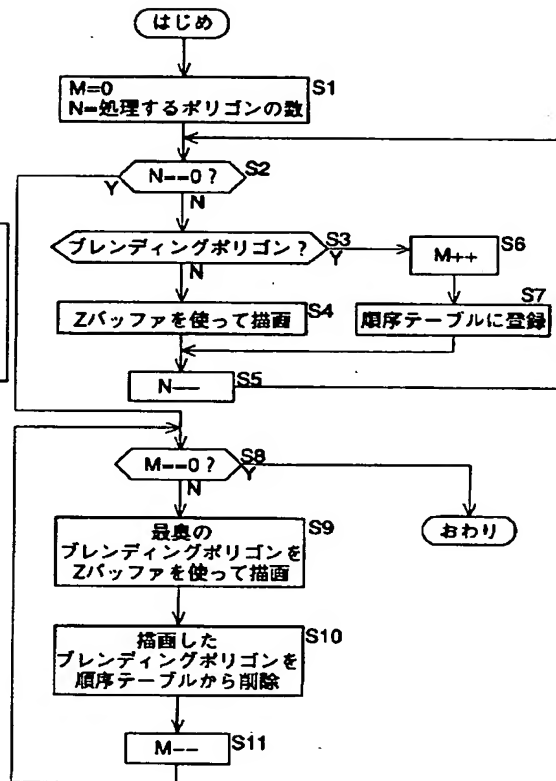
【図8】

順序テーブル	
深さ	ポリゴン
0	
1	
d	P _d
D	

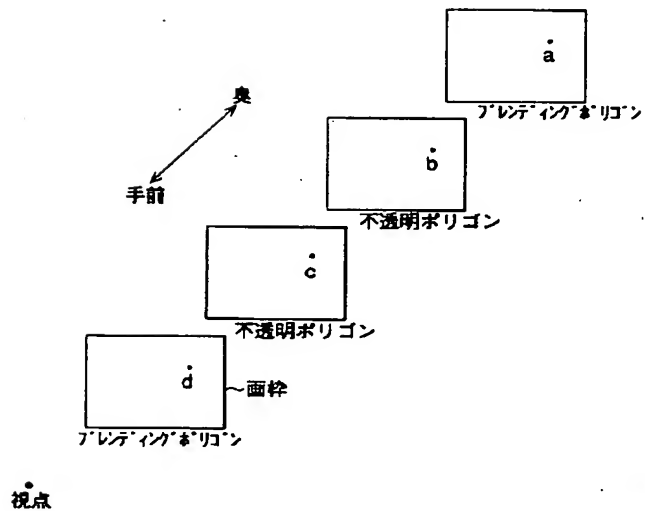
【図6】



【図7】



【図9】



【図10】

